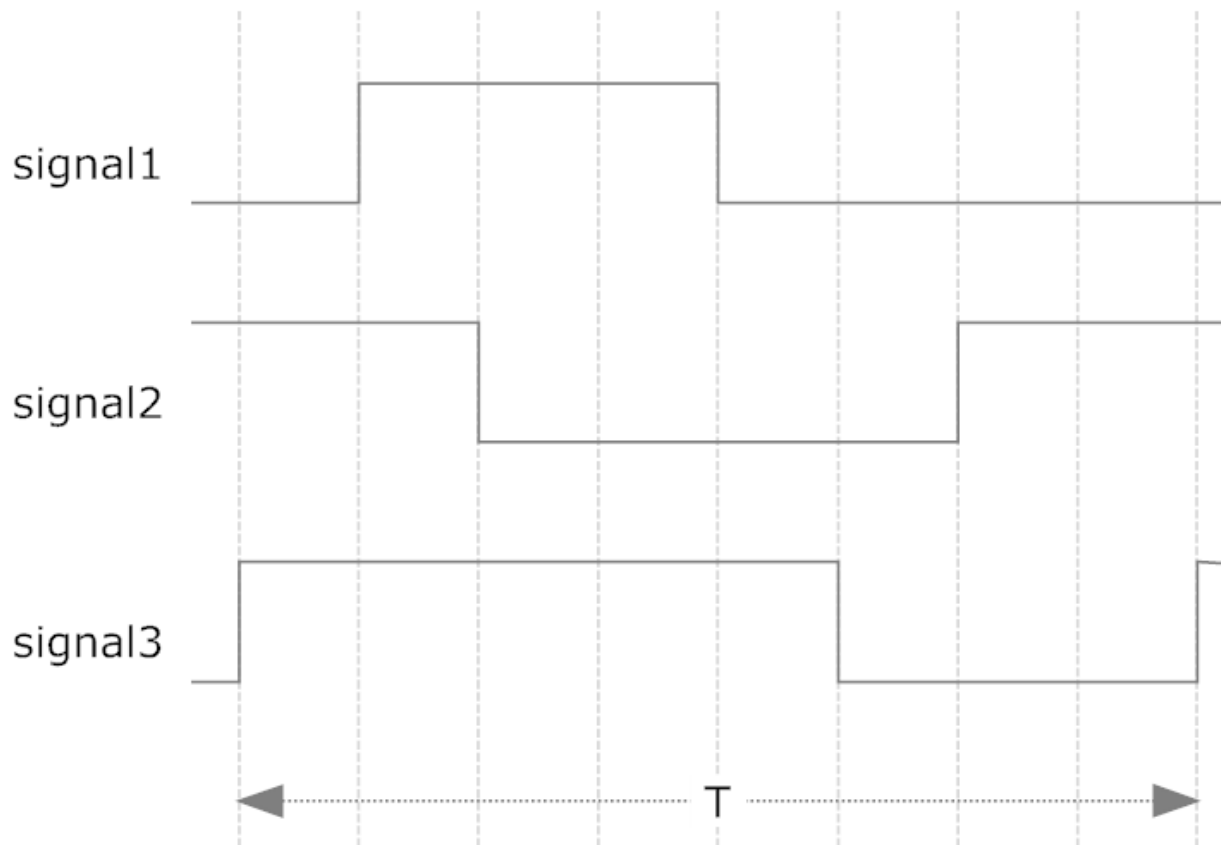


Vaja 10

Pulzno širinska modulacija (PWM)

- 1. Napišite program, ki bo s pomočjo vgrajenga PWM modula generiral tri pravokotne signale z dano frekvenco in medsebojnimi faznimi zamiki**
- 2. Dopolnite program tako, da boste s pomočjo potenciometra lahko poljubno nastavili frekvenco signalov v območju 10Hz-1kHz**

Izhodni signali naj imajo $f=10\text{Hz}$ in naslednje fazne zamike:



Pulzno-širinska modulacija (PWM) – glej pwm.c, pwm.h

- 32 bitni števec (šteje pulze vodila VPB)**
- 6 izhodov z 1 nastavljivo fronto ali**
- 3 izhodi z 2 nastavljivima frontama**
- pini:**
 - p0.0 : PWM1**
 - p0.1 : PWM3**
 - p0.7 : PWM2**
 - p0.8 : PWM4**
 - p0.9 : PWM6**
 - p0.21: PWM5**

Pomebnejši registri:

PWMMRx (x=0,1,2...6)	: match reg. - primerjalni registri (nadzirajo preklope)
PWMLER	: latch enable reg. - omogočanje zapahov nadzira, kdaj se spremenjene vrednosti PWMMRx dejansko porabijo – postavitve bita x (0,1,...6) povzroči menjavo vrednosti PWMMRx ob začetku naslednjega cikla
PWMTCR	: pwm timer control - nadzira vklop / izklop pwm

Inicializacija:

```
void pwm_init(int output, int prescale, int *match, int match_control, int edge_control);  
/*  
output : omogočeni izhodi (kombinacija mask pwmenax, x=1,2,...6)  
prescale : delilni števec  
match : vrednosti primerjalnih reg. PWMMRx, x=0,1,...6  
match_control : kombinacija 0 in mask pwmmrxi, pwmmrxr, pwmmrxs, x=0,1,...6  
edge_control : kombinacija 0 in mask pwmselx, x=2,3,...6 – nastavitev izhodov z  
nastavljivima obema frontama  
*/
```

Zagon števca:

```
PWMTCR = pwm_enable;
```

Nastavljanje front signalov:

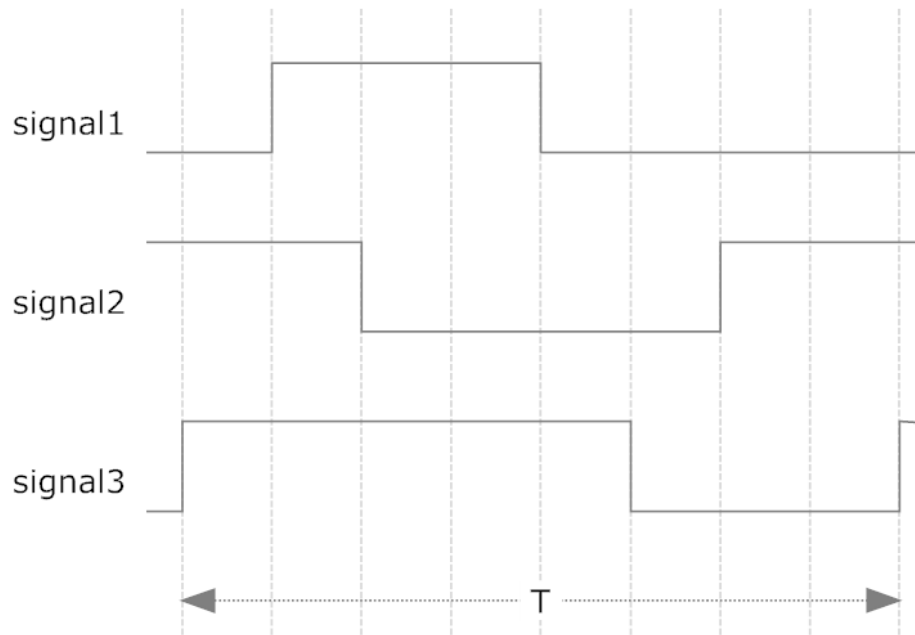
Table 153: Set and reset inputs for PWM Flip-Flops

PWM Channel	Single Edge PWM (PWMSELn = 0)		Double Edge PWM (PWMSELn = 1)	
	Set by	Reset by	Set by	Reset by
1	Match 0	Match 1	Match 0 ^[1]	Match 1 ^[1]
2	Match 0	Match 2	Match 1	Match 2
3	Match 0	Match 3	Match 2 ^[2]	Match 3 ^[2]
4	Match 0	Match 4	Match 3	Match 4
5	Match 0	Match 5	Match 4 ^[2]	Match 5 ^[2]
6	Match 0	Match 6	Match 5	Match 6

[1] Identical to single edge mode in this case since Match 0 is the neighboring match register. Essentially, PWM1 cannot be a double edged output.

[2] It is generally not advantageous to use PWM channels 3 and 5 for double edge PWM outputs because it would reduce the number of double edge PWM outputs that are possible. Using PWM 2, PWM4, and PWM6 for double edge PWM outputs provides the most pairings.

Naš primer:



Nastavljivi obe fronti => PWM2
PWMMR1 (1) in PWMMR2 (0)

Nastavljivi obe fronti => PWM4
PWMMR3 (1) in PWMMR4 (0)

Nastavljiva ena fronta => PWM6
PWMMR0 (1) in PWMMR6 (0)

PWMMR0 določa tudi frekvenco
vseh PWM izhodov