

Optimizacija neujemanja v temperaturno neodvisnem napetostnem viru

Gregor Cijan¹, Tadej Tuma², Árpád Búrmen³

¹ Regijska razvojna agencija severne Primorske,
5290 Šempeter pri Gorici, Mednarodni prehod 4, Slovenija

^{2,3} Univerza v Ljubljani, Fakulteta za elektrotehniko,
1000 Ljubljana, Tržaška cesta 25, Slovenija
E-pošta: Gregor.Cijan@rra-sp.si

Mismatch optimization of bandgap voltage reference circuit

The goal of this paper is to include the mismatch effect as a criterion in the process of circuit optimization. Mismatch is a limiting factor of the accuracy and reliability of many analog and digital integrated circuits. In this paper we optimize a CMOS bandgap reference circuit where the sample to sample variations (mismatch) are considered larger than the variations caused by temperature, which implies that mismatch is the dominating factor determining the absolute accuracy of the bandgap reference circuit.

1 Uvod

V članku je predstavljena optimizacija temperaturno neodvisnega napetostnega vira, ki med drugim upošteva tudi neujemanja identično izrisanih tranzistorjev (ang. mismatch). S pomočjo takšne optimizacije se doseže bolj realistične rezultate, kajti vplivi neujemanja pogosto povzročajo večja odstopanja referenčne napetosti, kot pa jih povzročajo sama sprememba temperature [1].

V drugem razdelku je predstavljeno delovanje temperaturno neodvisnega napetostnega vira, ki ga imenujemo tudi bandgap napetostni vir. Tretji razdelek je namenjen kratki predstavitvi pojava, ko se dva enako izrisana tranzistorja zaradi različnih vplivov razlikujeta (mismatch). V četrtem razdelku je opisana metoda, ki v zaključeni zanki upošteva tudi pojav neujemanja, konec razdelka pa je namenjen primerjavi rezultatov optimizacije vezja z in brez upoštevanja neujemanja.

2 Bandgap referenčni napetostni vir

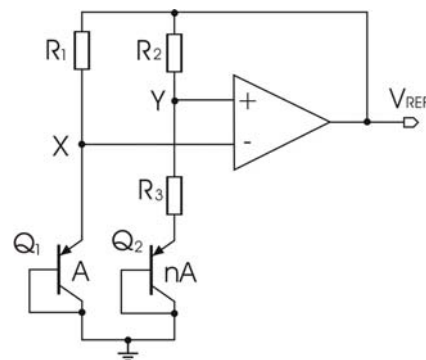
Pomembna naloga pri vsakem načrtovanju analognih vezij je zagotoviti čim bolj točne referenčne napetostne in tokovne vire. Tipičen primer so analogno digitalni pretvorniki, kjer se vhodna napetost primerja z različnimi referenčnimi napetostmi, s pomočjo katerih se nato določi ustrezno digitalno vrednost. S pomočjo bandgap napetostnih virov, lahko dobimo zelo stabilno napetost, ki je v določenem območju zelo malo odvisna od spremembe temperature in napajalne napetosti.

Običajen bandgap napetostni vir (slika 1) je sestavljen iz operacijskega ojačevalnika, uporov ter dveh bipolarnih tranzistorjev, ki sta vezana kot diodi.

Operacijski ojačevalnik zagotavlja enaki napetosti v točkah X in Y, kar omogoča izpeljavo enačbe (1),

$$V_{REF} = \underbrace{\frac{R_2 + R_3}{R_3} U_T \ln n}_{PTAT} + \underbrace{U_{BE2}}_{inv.PTAT} \quad (1)$$

Kjer je U_T pragovna napetost pn-spoja, n je razmerje med velikostmi emitorjev bipolarnih tranzistorjev, U_{BE2} pa je napetost na tranzistorju Q_2 . Prvi člen v enačbi (1) ima pozitiven temperaturni koeficient (PTAT-proportional to absolute temperature), medtem, ko ima drugi člen negativen temperaturni koeficient, (inv. PTAT). S pravilno izbiro uporov in razmerja n , lahko dobimo temperaturno neodvisni napetostni vir.



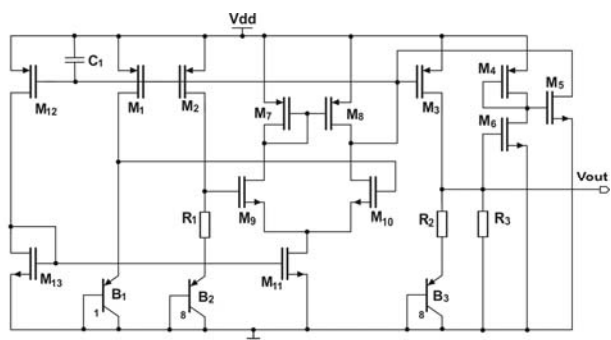
Slika 1. Bandgap napetostni vir.

Figure 1. Bandgap reference circuit.

Bandgap napetostni vir, ki se uporablja v baterijsko napajanih napravah, je prikazan na sliki (slika 2). MOS tranzistorji M_7 - M_{11} sestavljajo operacijski ojačevalnik, M_1 - M_3 so tokovna zrcala, M_4 - M_6 pa tvorijo zagonsko vezje. Kondenzator C_1 je pomemben pri zagonu, saj duši prenehaje zaradi česar se izhod vezja V_{OUT} prej ustali. To vezje deluje na podoben način, kot vezje na sliki (slika 1) s to razliko, da se tok, ki teče skozi bipolarna tranzistorja B_1 in B_2 preslika preko tranzistorjev M_1 in M_3 v tok tranzistorja B_3 in upora R_3 . Upor R_3 omogoča nastavitve izhodne napetosti za delovanje pri nizkih napajalnih napetostih (2).

$$V_{REF} = \frac{R_3}{R_2 + R_3} (V_{EB3} + I_{M3} R_2) \quad (2)$$

Prednosti tega vezja so nizka tokovna poraba, napajalna napetost (V_{dd}), ki je lahko v območju od 1V do 1,6V, ter majhna temperaturna odvisnost (od $20\mu V/^\circ C$ do $80\mu V/^\circ C$).



Slika 2. Topologija temperaturno neodvisnega napetostnega vira.

Figure 2. Circuit topology of the bandgap reference.

3 Vpliv neujemanja

Neujemanje je pojav, ki vpliva na natančnost in zanesljivost integriranih vezij. Zaradi neujemanja imata dva identično izrisana tranzistorja različne električne lastnosti. Glavni vzrok za ta pojav je stohastična narava proizvodnega procesa integriranih vezij. Neujemanje modeliramo kot razliko v tokovnem ojačanju tranzistorjev (β) in pragovni napetosti (V_T).

Neujemanje lahko razdelimo na sistematsko in na stohastično komponento. Sistematska komponenta vpliva na dva tranzistorja, ki sta oddaljena drug od drugega. V primeru bandgap napetostnih virov so tranzistorji, ki morajo biti enaki, zelo blizu skupaj zato se jo lahko zanemari. Probleme povzročata stohastična komponenta, ki nastane zaradi hrapavosti robov CMOS tranzistorjev, različnih debelin oksida (različna kapacitivnost vrat), števila atomov dopantov, mobilnosti nosilcev, itd.[2,3]

Standardno deviacijo pragovne napetosti V_T ali tokovnega ojačanja tranzistorja β , ki jo povzročata stohastična komponenta, lahko izračunamo s pomočjo poenostavljenega Pelgrom-ovega modela (3),

$$\sigma(\Delta P) = \frac{A_p}{\sqrt{WL}} \quad (3)$$

Pri čemer sta W in L širina in dolžina kanala, A_p pa je konstanta, ki je odvisna od tehnologije izdelave tranzistorja. Iz zgornje enačbe (3) je razvidno, da vpliva stohastične komponente ni mogoče odpraviti. Ta vpliv lahko samo zmanjšamo, tako da povečamo površino tranzistorjev za katere želimo, da se čim bolj ujemajo [3].

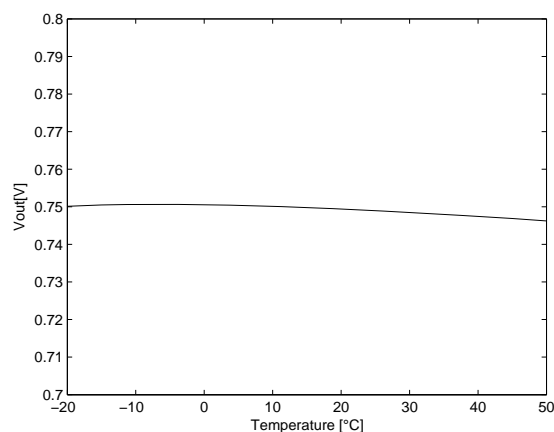
Zaradi neujemanja izhodna napetost V_{OUT} variira od vezja do vezja. To se zgodi, ker tranzistorji, ki sestavljajo tokovna zrcala M_1 - M_3 , niso povsem enaki, ampak se malenkostno razlikujejo. Problem je tudi vhodna offsetna napetost operacijskega ojačevalnika, ki nastane zaradi nepopolnega ujemanja parov tranzistorjev (M_7 - M_8 in M_9 - M_{10}). Zato je zelo pomembno, da že v okviru optimizacije upoštevamo vpliv neujemanja in tako skušamo zmanjšati variacije izhodne napetosti.

4 Optimizacija

4.1 Optimizacija brez neujemanja

V okviru optimizacije je bilo uporabljeno vezje na sliki (slika 2). Optimizacijski parametri so bile upornosti uporov R_1 - R_3 ter širine in dolžine kanalov vseh MOS tranzistorjev, razen tranzistorjev ki sestavljajo zagonsko vezje (M_4 - M_6). Za iskanje minimum kriterijske funkcije je bila uporabljena metoda omejenih simpleksov [5]. Cilji optimizacije so bili čim manjša sprememba izhodne napetosti pri spremembi temperature od $-20^\circ C$ do $50^\circ C$ in napajalne napetosti od 1V do 1.6V ter čim bolj konstantna vrednosti izhodne napetosti po zagonu vezja (po cca. 2,5 ms). Kriterijska funkcija, ki smo jo uporabili v optimizaciji, je opisna v [6].

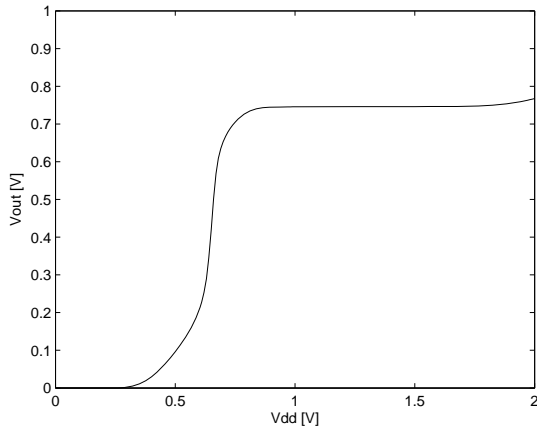
Tipična izhodna napetost V_{OUT} je okoli 0,75V. Kot je razvidno iz slik, so rezultati optimizacije doseženi, saj je izhodna napetost skoraj neodvisna od spremembe temperature (Slika 3) ter sprememb napajalne napetosti (Slika 4).



Slika 3. Variiranje izhodne napetosti pri spremembi temperature.

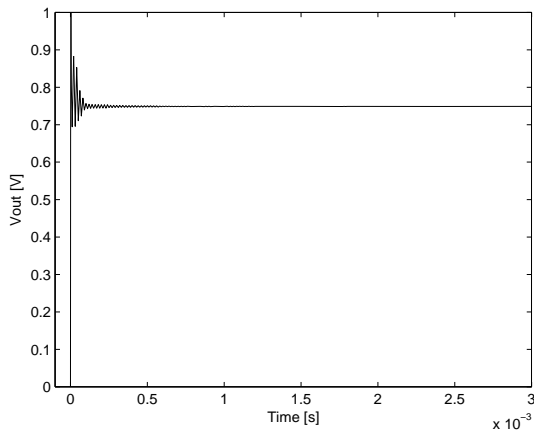
Figure 3. Temperature variation of the output of the bandgap reference circuit.

Na sliki (slika 5) je prikazan potek izhodne napetosti ob zagonu vezja do trenutka, ko se izhodna napetost ustali (po 2,5 ms).



Slika 4. Odvisnost izhodne napetosti od napajalne napetosti.

Figure 4. Supply voltage variation of the output voltage of the bandgap voltage reference.



Slika 5. Zagon vezja.

Figure 5: Circuit start-up.

4.2 Izračun neujemanja

Neujemanje lahko obravnavamo na enak način, kot ostale kriterije v postopku optimizacije. Za vsako iteracijo moramo izračunati standardno deviacijo izhodne napetosti $\sigma(V_{OUT})$ ter jo skušamo čim bolj zmanjšati.

Zaradi omejitev simulatorja SPICE (slaba podpora občutljivostni analizi) in omejene dostopnosti parametrov modelov neujemanja, je za izračun standardne deviacije $\sigma(V_{OUT})$ uporabnih le nekaj modelov in postopkov med vsemi, ki so navedeni v literaturi. V obravnavanem primeru smo za izračun standardne deviacije pragovne napetosti $\sigma(\Delta V_T)$ in tokovnega ojačanja $\sigma(\Delta\beta)$ uporabili poenostavljen Pelgrom-ov model (4,5).

$$\sigma(\Delta V_T) = \frac{A_{Vt}}{\sqrt{WL}} \quad (4)$$

$$\sigma(\Delta\beta) = \frac{A_{\beta}}{\sqrt{WL}} \quad (5)$$

Vrednosti konstant A_{Vt} in A_{β} za $0,18\mu$ tehnologijo smo dobili iz [4].

Za izračun standardne deviacije izhodne napetosti $\sigma(V_{OUT})$ pa smo uporabili perturbacijsko metodo. Pri tem postopku je potrebno izračunati standardne deviacije vseh parametrov na katere vpliva neujemanje $\sigma(mmp)$ (v našem primeru so to $\sigma(\Delta V_T)$ in $\sigma(\Delta\beta)$ vseh tranzistorjev razen tistih, ki sestavljajo zagonsko vezje) ter koeficiente α_i , ki povedo koliko posamezna standardna deviacija parametra tranzistorja, prispeva k standardni deviaciji izhodne napetosti $\sigma(V_{OUT})$. Slednji so pravzaprav občutljivosti izhodne napetosti na omenjene parametre. S pomočjo enačbe (6) lahko izračunamo $\sigma(V_{OUT})$, pri čemer je n število vseh parametrov na katere vpliva neujemanje.

$$\sigma(V_{OUT}) = \sqrt{\sum_{i=1}^n \alpha_i^2 \cdot \sigma^2(mmp_i)} \quad (6)$$

V_T in β morata biti nekorelirana sicer zgornje enačbe na smemo uporabiti. Prednost metode je v tem, da potrebujemo za izračun standardne deviacije le $n+1$ simulacij.

Iz tabele 1 je razvidno, da se rezultati perturbacijske metode zelo dobro ujemajo z rezultati Monte-Carlo analize, pri kateri smo naredili 2000 simulacij.

| Metoda | Standardna deviacija $\sigma(V_{OUT})$ |
|----------------|--|
| Perturbacijska | 5,12 mV |
| Monte-Carlo | 5,08 mV |

Tabela 1. Primerjava perturbacijske metode z metodo Monte-Carlo.

Table 1. Comparison the finite difference approach with Monte-Carlo approach.

4.3 Primerjava rezultatov optimizacije

Standardna deviacija izhodne napetosti (tabela 2) je več kot enkrat manjša pri vezju, ki je bilo dobljeno z upoštevanjem neujemanja. Pri tem se je temperaturna odvisnost le rahlo poslabšala.

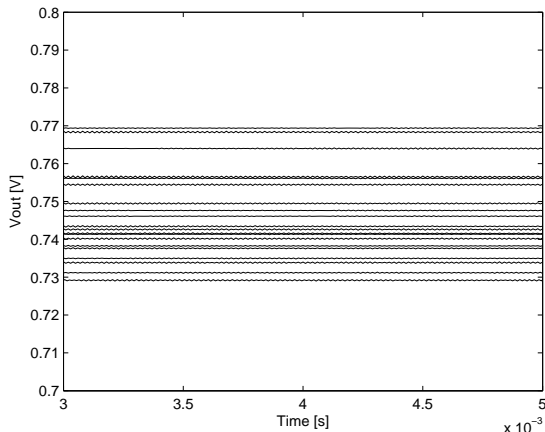
| | Brez neujemanja | Z neujemanjem |
|------------------------|-----------------------------------|-----------------------------------|
| Temperaturna odvisnost | 63,7 $\mu\text{V}/^\circ\text{C}$ | 66,3 $\mu\text{V}/^\circ\text{C}$ |
| $\sigma(V_{OUT})$ | 12,77 mV | 5,11 mV |

Tabela 2. Primerjava rezultatov obeh optimizacij.

Table 2. Comparison of optimizations results.

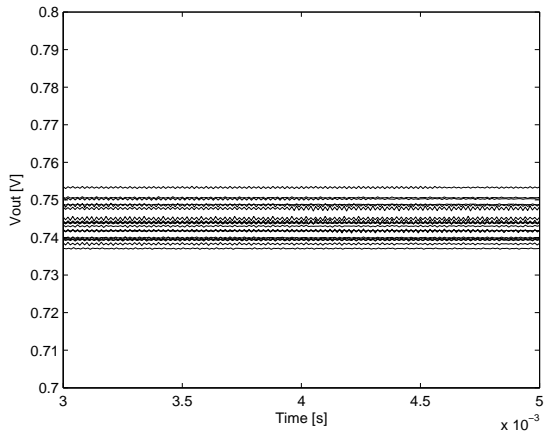
Rezultati 20 Monte-Carlo simulacij za vezje, ki je bilo dobljeno v optimizaciji, ki ni vključevala neujemanja, so prikazani na sliki (slika 6). Na sliki (slika 7) pa so rezultati za vezje kjer smo upoštevali neujemanje. Na omenjenih slikah so prikazane vrednosti izhodne napetosti od 3ms naprej (ko se je vezje zagnalo in izhod ustalil).

V prvem stolpcu (tabela 3) so prikazane velikosti tranzistorjev dobljene z optimizacijo, ki ni upoštevala neujemanja, v drugem stolpcu pa tiste, ko je bilo



Slika 6. 20 Monte-Carlo simulacij vezja v katerem neujemanje ni bilo upoštevano.

Figure 6. 20 Monte-Carlo simulations of the circuit when mismatch was not considered.



Slika 7. 20 Monte-Carlo simulacij vezja v katerem je neujemanje bilo upoštevano.

Figure 7. 20 Monte-Carlo simulations of the circuit when mismatch was considered.

| Elementi | Brez neujemanja | Z neujemanjem |
|--|------------------------|------------------------|
| M ₉ , M ₁₀ | 74,58 μm ² | 267,62 μm ² |
| M ₇ , M ₈ | 26,12 μm ² | 314,70 μm ² |
| M ₁ , M ₂ , M ₃ | 91,78 μm ² | 387,17 μm ² |
| M ₁₁ , M ₁₃ | 162,96 μm ² | 222,32 μm ² |
| M ₁₂ | 206,48 μm ² | 44,92 μm ² |
| R ₁ | 105,03 kΩ | 109,36 kΩ |
| R ₂ | 464,09 kΩ | 466,44 kΩ |
| R ₃ | 955,18 kΩ | 994,31 kΩ |

Tabela 3. Primerjava velikosti tranzistorjev

Table 3. Comparison of obtained transistor sizes

neujemanje upoštevano. Velikosti tranzistorjev v drugem stolpcu so večje, kar je bilo tudi pričakovano, saj neujemanje je tem manjše čim večji so tranzistorji (3). H kriterijski funkciji velikost vezja ni prispevala, zato so pri optimizaciji velikosti nekaterih tranzistorjev,

skoraj dosegle meje modela. Maksimalna dolžina kanala tranzistorja, ki jo je omogočal uporabljen model, je 4 μm, širina pa 100 μm.

5 Zaključek

Zaradi vse večjega števila prenosnih naprav, postajajo bandgap referenčni napetostni viri z majhno tokovno porabo vse bolj pomembni. Zato je nujno potrebno, da so odstopanja med enakimi vezji čim manjša. V članku je prikazano kako lahko zmanjšamo vpliv neujemanja že v samem optimizacijskem postopku. Iz rezultatov simulacij je razvidno, da je upoštevanje slednjega že v samem optimizacijskem postopku nujno, saj na takšen način standardno deviacijo izhodne napetosti skupine vezij več kot preploavimo. Znano je, da so pri bandgap referenčnih virih večja odstopanja zaradi neujemanja, kot pa zaradi nihanja temperature, kar je razvidno tudi iz rezultatov.

6 Zahvala

Raziskave je sofinanciralo Ministrstvo za visoko šolstvo, znanost in tehnologijo Republike Slovenije v okviru programa P2-246-Algoritmi in optimizacijski postopki v telekomunikacijah.

Literatura

- [1] K. Lasanen, V. Räsänen-Ruotsalainen and J. Kostamovaara. Design of a 1-V low power CMOS bandgap reference based on resistive subdivision. Circuits and Systems, 3: III-564 - III-567, 2002.
- [2] K.R. Lakshmikumar, R.A. Hadaway and M.A. Copeland. Characterization and modeling of mismatch in MOS transistors for precision analog design. IEEE Journal of Solid-State Circuits, 21: 1057-1986, 1986.
- [3] M.J.M. Pelgrom, A.C.J. Duinmaijer and A.P.G. Welbers. Matching properties of MOS Transistors. IEEE Journal of Solid-State Circuits, 24: 1433-989, 1989.
- [4] Peter R. Kinget. Device mismatch and tradeoffs in the design of analog circuits. IEEE Journal of Solid-State Circuits, 40: 1212-1224, 2005.
- [5] A. Buermen, D. Strle, F. Bratkovic, J. Puhon, I. Fajfar and T. Tuma. Automated robust design and optimization of integrated circuits by means of penalty functions. Aeu-International Journal of Electronics and Communications, 57: 47-56, 2003.
- [6] J. Puhon, T. Tuma and I. Fajfar, Optimization methods in SPICE: a comparison, ECCTD '99: proceedings, eds. C. Beccari et. al. (Stresa, Italy, 1999), pp. 1279-1282.